

高性能大面積3.xDチップレット技術の研究開発

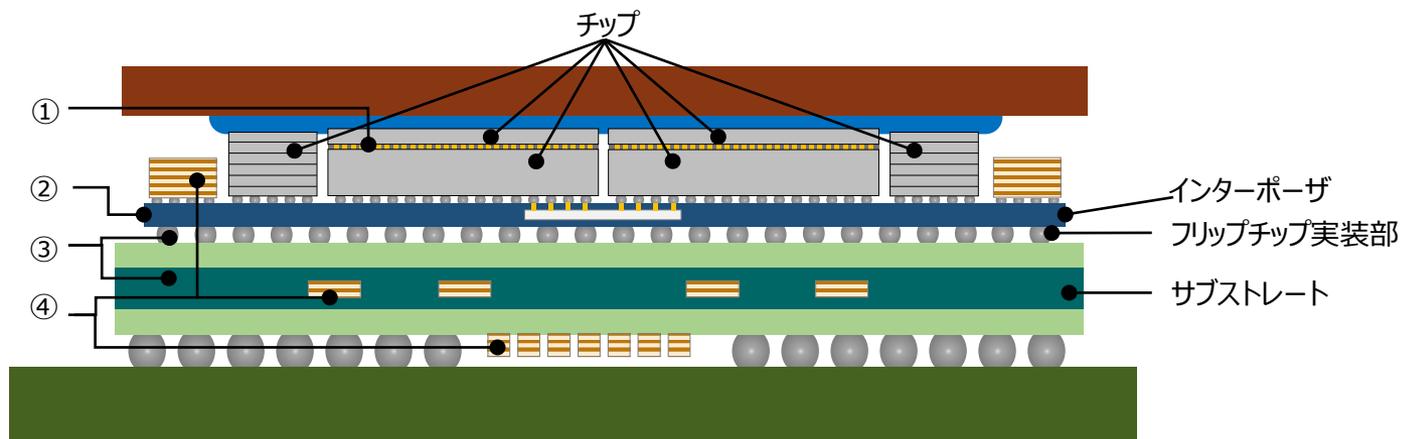
実施者	日本サムスン株式会社
概要	本事業ではポスト5G情報通信システムを支えるHPC/AI用プロセッサ向けチップレットモジュールに関し、 <u>処理性能向上のための一層の高集積化とチップ間データ転送帯域の向上、大面積化と製造性の向上によるコストダウン、および電源の安定供給の実現を目的に、2.xD/3Dを組合わせた3.xDチップレット技術を開発する。</u>

■ 開発内容

上記の開発目的を達成するために、専用のパイロットラインを構築し以下の4項目の研究開発を行う。

- ①ファインピッチChip to Waferボンディング技術 : チップを効率良く3Dに実装する技術の開発
- ②高機能大面積樹脂インターポーザ技術 : より多くのチップを集積させるための大型化技術の開発
- ③大面積サブストレートの微細フリップチップ実装技術 : 大型化しても反りを抑えて製造性を維持するための技術
- ④電源特性向上技術 : 異種多チップモジュール内でも安定した電源を供給する技術の研究開発

全項目において国内の材料/装置メーカーと緊密に連携を図り、共に3.xDチップレット関連技術の一層の競争力強化を推進する。



3.xDチップレットモジュールの構造例

受動部品