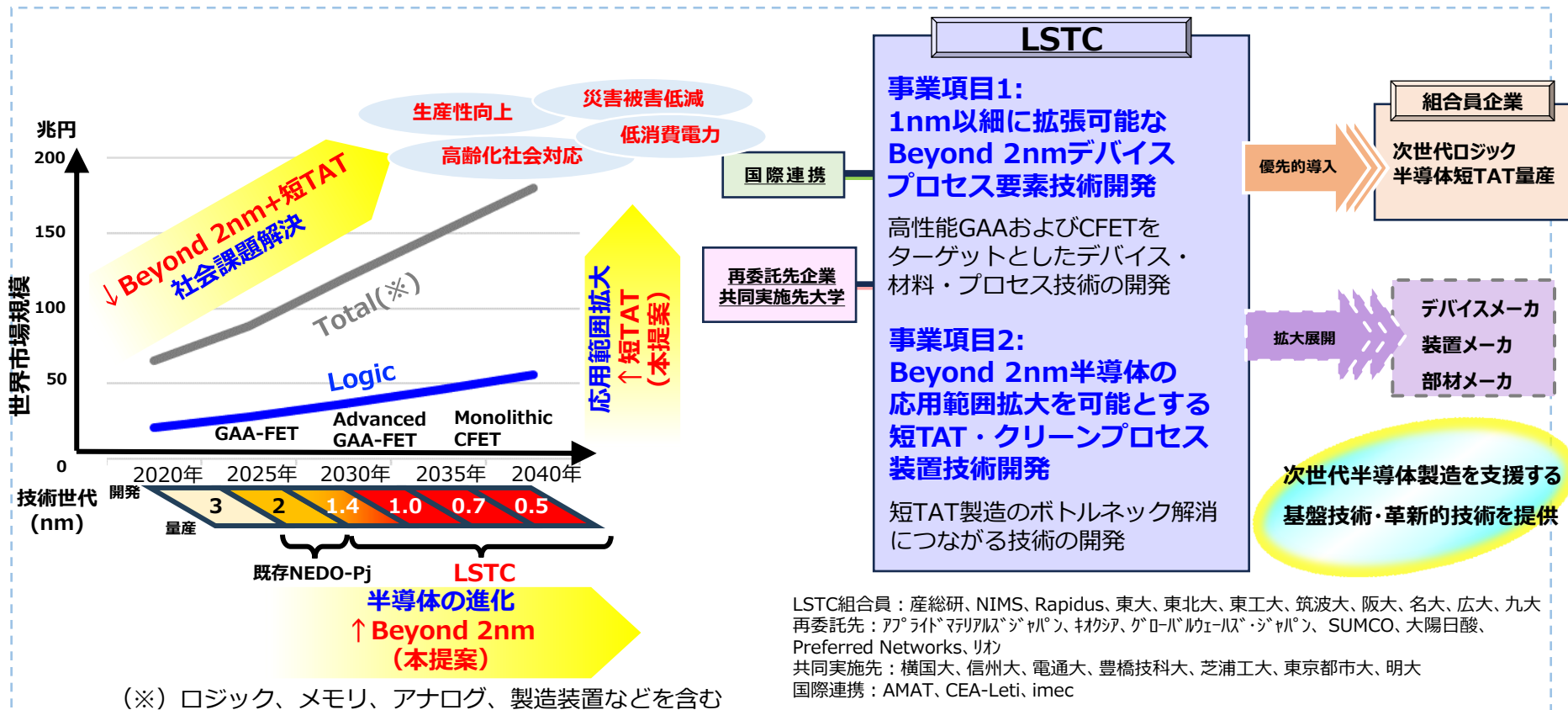


Beyond 2nm及び短TAT半導体製造に向けた技術開発

実施者	技術研究組合最先端半導体技術センター（LSTC）
概要	2nm世代よりもさらに高性能な半導体(Beyond 2nm)実現に向けた革新的技術として、Beyond 2nm向けデバイス・材料・プロセス要素技術および短TAT・クリーンプロセス装置技術を開発する。当該技術の開発により、半導体の高性能化のみならず、長期化する半導体製造期間の短縮および早期な製品の市場投入を可能とし、我が国の半導体製造の競争力強化および半導体市場シェア挽回に大きく寄与する。半導体の更なる進化によるAI性能の飛躍的な向上と、短TAT化で、より多くの社会的ニーズへの対応を可能にし、社会課題解決とDX化推進に貢献する。



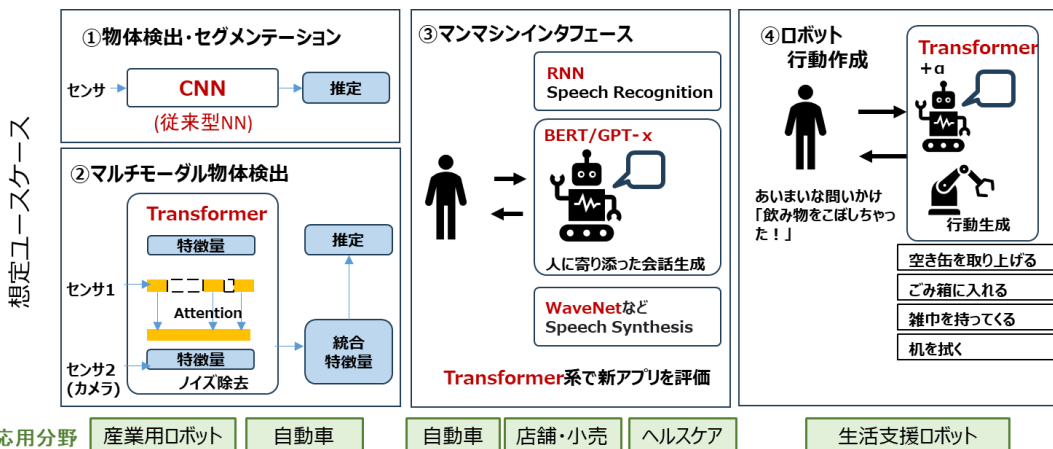
2nm世代半導体技術によるエッジAIアクセラレータの開発

実施者 技術研究組合最先端半導体技術センター (LSTC)

概要 2nm以細を狙う次世代半導体設計技術として、生成AIを含むエッジ推論処理用途に専用化したエッジAIアクセラレータの開発を国際連携により進める。具体的には、(1) 業界標準に対応したAIアクセラレータ向け統合アーキテクチャの開発、(2) 2nm技術によるアクセラレータチップの開発、(3) 2nm技術を用いエッジAIに最適化されたCPUチップの開発、(4) 業界標準のAIフレームワークを利用可能なソフトウェア開発基盤の構築を行う。

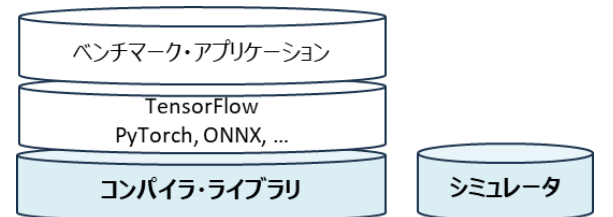
【想定するユースケース】

生成AIを含むエッジ推論用途に専用化したエッジAIアクセラレータによる、産業用ロボット、自動車、店舗・小売り、ヘルスケア、生活支援ロボットでのインターフェース高性能化、制御等を想定するユースケースとする。

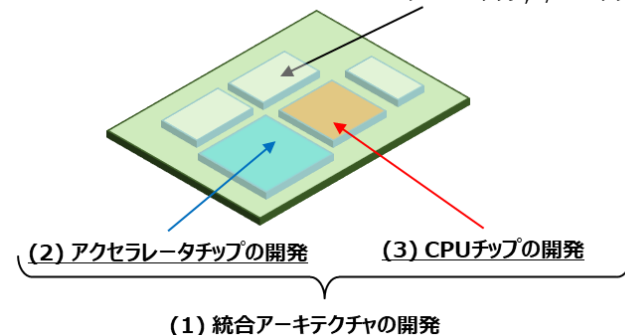


【実施内容】

アクセラレータチップとCPUチップからなるアクセラレータの統合アーキテクチャの開発、並びに2nm技術によるアクセラレータチップ・CPUチップの開発、コンパイラ・ライブラリとシミュレータからなるソフトウェア開発基盤の構築を行う。



(4) ソフトウェア開発基盤の構築 メモリ-IFチップ, I/O-IFチップ



【本プロジェクトの強み】

- これからの需要が見込まれる生成AIを含むエッジ推論処理用途に専用化することにより、ニーズに即した回路技術を開発する。
- テクノロジー・回路設計の協調により、2nmデバイス技術の有効性を最大限に活用する。
- RISC-VエコシステムによるCPUチップ技術を活用するとともに、業界標準であるオープンソースソフトウェア環境をシームレスに利用できるソフトウェアスタックを提供する。

LSTC組員：産業技術総合研究所、Rapidus、東京大学
国際連携：Tenstorrent Inc.