

先端SoCチップレットの研究開発

実施者 自動車用先端SoC技術研究組合 (ASRA)

概要 自動車のさらなる智能化・電動化を支える車載ハイパフォーマンス・コンピュータ実現のためには、データセンタなど民生半導体で実績ある『チップレット技術』を車載応用する研究開発が必須である。車載固有の安全・信頼性確保のため、機能安全対応や熱・ノイズ・振動、リアルタイム処理などの課題解決を行う必要がある。自動車メーカーからECU・EDA・SoCベンダまで縦連携の共同研究体制を構築し、車載課題を解決するチップレットの要素技術を確立する。これらの技術をベースとするSoCを2030年以降の自動車に量産適用することを目指す。

■ 開発内容

車載SoCにおける、**嬉しさ**(左表)の実現と**技術**(右表)の研究開発を行う。

ECU: Electronics Control Unit
 EDA: Electronic Design Automation
 TTM: Time To Market
 PCB: Printed Circuit Board

■ チップレットをベースとする車載SoCの嬉しさ

嬉しさ	概要
① 多数のバリエーションへの対応や高性能化 (開発コスト・TTMの低減)	<p>同一チップレットの複数配置や、最先端AIチップの接続により、バリエーション対応や高性能化が可能</p> <p>【バリエーション対応の例】</p> <p>ローエンド ミッドレンジ ハイエンド</p> <p>パッケージ パッケージ パッケージ</p> <p>チップレット SoC チップレット SoC チップレット SoC</p> <p>【高性能化の例】</p> <p>ベースSoC 高性能SoC</p> <p>ベース演算SoC (チップレット) ベース演算SoC (チップレット) 最先端AIアクセラレータ (チップレット)</p>
② チップコストの低減	<p>SoCダイを小さく分割することで、歩留まりを向上させ、コスト低減が可能</p> <p>SoC 分割 チップレット チップレット</p> <p>チップレット チップレット</p>

■ チップレットをベースとする車載SoCに必要な技術開発

技術	概要												
① 複数のダイ(チップレット)の境目を隠蔽するHW/SW技術	<p>ソフトウェア</p> <p>アプリケーションからダイの境界を隠蔽する HWレベルコヒーレンシ、OS/Driver層、ミドルウェア/開発ツール</p>												
② 機能安全・リアルタイムを実現するHW/SW技術	<table border="1"> <thead> <tr> <th></th> <th>従来技術(PCIe)</th> <th>チップレット技術(UCIe)</th> </tr> </thead> <tbody> <tr> <td>接続箇所</td> <td>PCB上</td> <td>パッケージ内</td> </tr> <tr> <td>レイテンシー</td> <td>150ns程度</td> <td>20ns程度</td> </tr> <tr> <td>キャッシュコヒーレント対応</td> <td>不可</td> <td>可</td> </tr> </tbody> </table> <p>モリシックと変わらないリアルタイム性能を実現する高速・高信頼データ転送技術</p>		従来技術(PCIe)	チップレット技術(UCIe)	接続箇所	PCB上	パッケージ内	レイテンシー	150ns程度	20ns程度	キャッシュコヒーレント対応	不可	可
	従来技術(PCIe)	チップレット技術(UCIe)											
接続箇所	PCB上	パッケージ内											
レイテンシー	150ns程度	20ns程度											
キャッシュコヒーレント対応	不可	可											
③ 車載信頼性技術	<p>チップレット チップレット</p> <p>インターポザー</p> <p>基板</p> <p>【車載要件例 (民生と比較)】</p> <ul style="list-style-type: none"> 温度/湿度バイアス: ×2 温度サイクル: ×6 高温寿命: ×4 動作温度: +25℃ <p>厳しい車載信頼性要件を満足するパッケージング技術</p>												