

# Rapidus社への追加支援の決定

- Rapidus社は、2022年11月にポスト5 G基金事業※<sup>1</sup>において次世代半導体の研究開発プロジェクトに採択（2022・2023年度の支援上限：3,300億円）。
- 今般、**本事業におけるRapidus社の2024年度の計画・予算を承認**（2024年度の支援上限：5,365億円※<sup>2</sup>）。
- 加えて、先端パッケージング技術の高度化に関する研究開発において、2024年3月に採択（2024年度の支援上限：535億円※<sup>2</sup>）。

※<sup>1</sup>ポスト5 G情報通信システム基盤強化研究開発事業

※<sup>2</sup>ポスト5 G基金事業に令和5年度補正予算で計上した6,773億円の一部

## <Rapidusの取組>

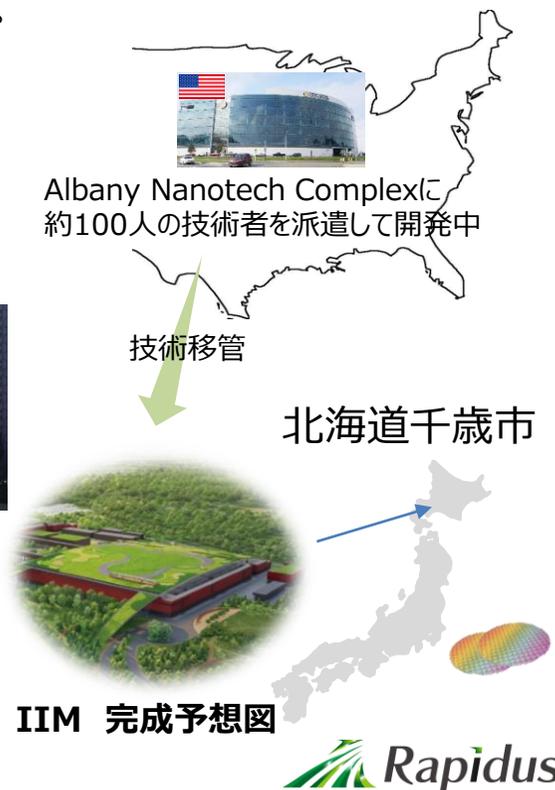
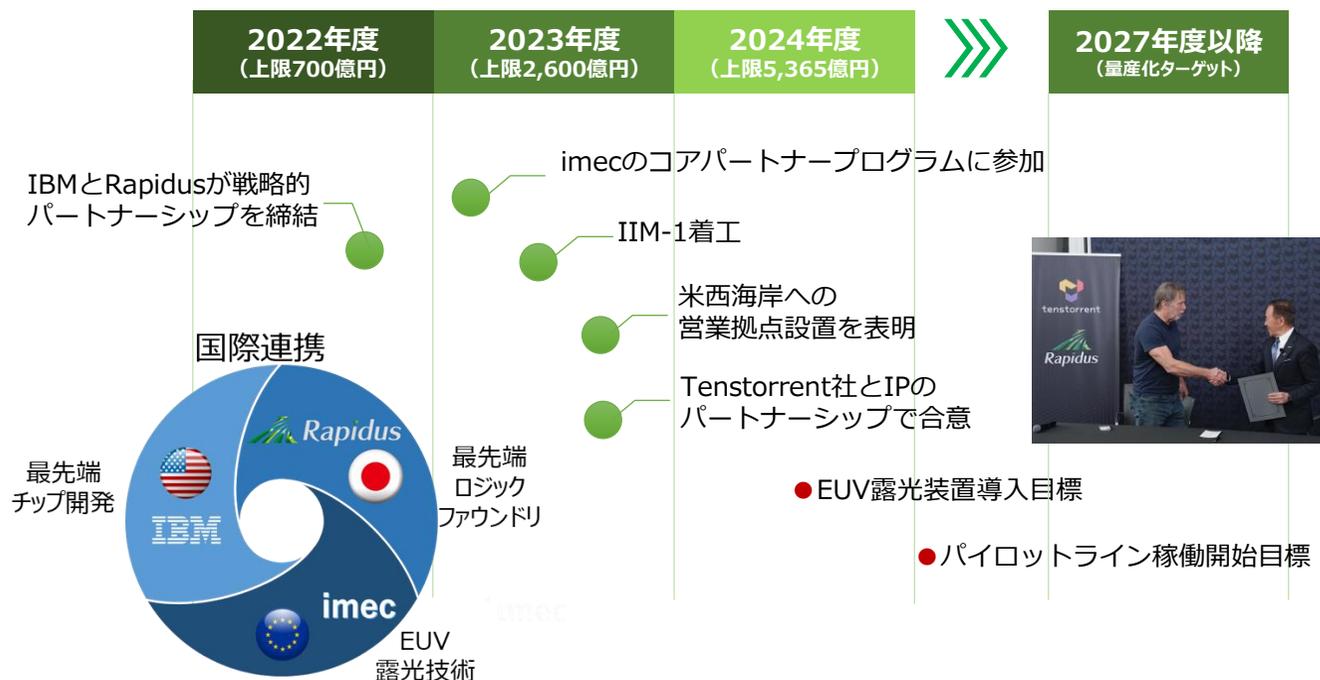


# 日米連携に基づく2nm世代半導体の集積化技術と短TAT製造技術の研究開発

提案機関	Rapidus株式会社 (再委託先：株式会社ジェイ・イー・ティ、大日本印刷株式会社、共同実施先：Rapidus US, LL)
概要	<ul style="list-style-type: none"> <li>米国IBM社他と連携して2nm世代のロジック半導体の技術開発を行い、国内短TATパイロットラインの構築と、テストチップによる実証を行っていく。</li> <li>ベルギーimecとも連携し、EUV露光技術を用いた2nm世代パターニング技術の開発等を行う。</li> <li>研究期間終了後は、その成果をもとに先端ロジックファウンドリとして事業化を目指す。</li> </ul>

## <2024年度開発内容>

- 2nm世代のロジック半導体の量産技術開発
- 短TAT生産システムに必要な装置、搬送システム、生産管理システムの開発
- 北海道千歳市のパイロットラインIIM（Innovative Integration for Manufacturing）の建設及びクリーンルームの稼働開始、2025年4月のライン稼働に向けたEUV露光機をはじめとする製造装置の導入を進める。



# 2nm世代半導体のチップレットパッケージ設計・製造技術開発

提案機関	Rapidus株式会社 (共同実施先：Rapidus US, LLC、国立研究開発法人産業総合研究所、国立大学法人東京大学)
概要	本事業ではポスト5G情報通信システムを支える高性能半導体に必要なチップレットパッケージに関し、2nm世代の半導体を用いたパッケージの大型化及び低消費電力化を実現する実装量産技術、設計に必要なデザインキット、チップレットのテスト技術の確立を目的に、チップレットパッケージの設計・製造技術を開発する。

## ■ 開発内容

2nm世代半導体の最先端チップレットパッケージ（2.xD, 3D）の設計・製造技術を確立するため、パイロットラインを国内に構築し、量産・実用化を見据えて以下の開発項目を実施する。

開発項目① 2nm世代半導体を含む3次元（2.xD, 3D）パッケージ製造技術開発

特徴： 600mm角パネルでの有機絶縁膜RDLインターポーザの開発、3Dパッケージ技術、量産化技術の検証

開発項目② アプリケーション毎に最適な高効率/高性能チップレットパッケージの設計およびテスト技術開発

特徴： 顧客向けデザインキット（Assembly Design Kit）の構築、KGD選別テスト（ウェハレベル/ダイレベル）の開発

国際連携：  米IBM、 独Fraunhofer、 星A・STAR IME

