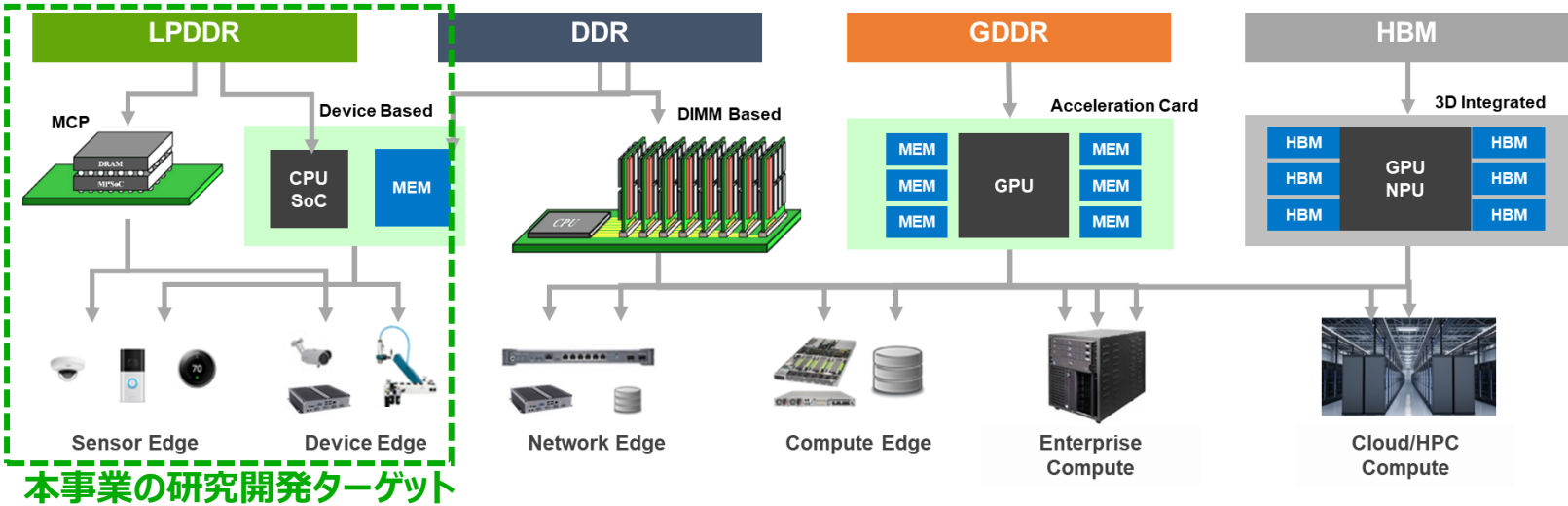


エッジ端末AI向けDRAMの革新的エネルギー効率改善を実現する製造技術の開発

実施者	マイクロンメモリ ジャパン株式会社
概要	AIの需要拡大にともない大量のデータを処理可能な高性能なメモリが必要不可欠になる。AIはハイエンドのAIサーバーに限らず、 <u>今後はエッジ端末へも急速に普及が拡大</u> し、バッテリー寿命と機器の発熱を考慮して、SoCを含めた半導体の 超低消費電力、高性能化、低コスト、大容量化 を可能にする製造技術を開発することが重要となる。本事業では、DRAMのメモリ製造技術のパラダイムシフトを可能とし、革新的なDRAMの開発を行い、社会に必要なエコシステムの構築と拡大に貢献することを目的とする。具体的には、 <u>データ伝送のエネルギー効率を改善するLPDRAM(1)</u> を開発する。並行して、エッジ端末の幅広いニーズに対応するために メモリのエネルギー効率を改善する広帯域LPDRAM(2) を開発する。



	本事業で開発するLPDRAM(1) (最大ピーク時の帯域を重視)	本事業で開発するLPDRAM(2) (常時の帯域を重視)
プロセッサ－メモリ間のデータ伝送時のエネルギー効率 (pJ/bit)	15倍以上改善	同等以上改善
メモリのエネルギー効率 (pJ/Byte)	同等以上改善	40%改善
帯域 (GB/s)	>500 (ピーク時、室温)	>200 (フルタイム、高温含む)
メモリ密度 (Gbit/mm ²)	0.75Gbit/mm ² 以上	
メモリ用CMOS性能	伝搬遅延時間35%改善	

※ 比較対象はいずれも本事業提案時点の最新製品

チップレット型カスタムSoC設計基盤技術開発

実施者	技術研究組合最先端半導体技術センター(LSTC)
概要	近年、カスタムSoCは、エンターテインメント、モビリティ、IoT、工場、ロボット、医療など、さまざまな産業分野を支える不可欠な電子部品となっている。しかし、半導体製造技術の微細化が進むなか、工業用ロボット、産業機械、医療機器といった出荷数量の限られた製品セクターでは、初期コストの増大や開発期間の長期化が課題となり、カスタムSoCの導入が困難になりつつある。本プロジェクトでは、我が国の産業系システムメーカー、サービスプロバイダ、ファブレスメーカーにおけるカスタムSoCの自主開発の促進を目指し、チップレット技術を活用したカスタムSoC設計基盤の構築に取り組む。

事業項目1: SoCチップレットと専用チップレット向け共通基盤回路開発

事業項目2: チップレット実装技術の開発

事業項目3: チップレットインターフェース回路の開発

事業項目4: FPGAチップレットの開発

事業項目5: チップレット型カスタムSoC評価環境の開発

【開発内容】

産業系システムメーカーやサービスプロバイダ、ファブレスメーカーにおけるカスタムSoCの自主開発を活性化するために、SoCチップレット、専用チップレット向け共通基盤回路、チップレット実装技術、チップレットインターフェース回路、FPGAチップレット、基盤ソフトウェア等の要素技術開発を実施し、これらの成果を統合することによってチップレット技術を応用したカスタムSoC設計基盤技術を開発する。

【期待される効果】

従来の設計手法

チップレット技術活用設計手法

チップ全体設計が必要

自社チップレットのみ設計

他社チップレット購入・組立

設計期間の短縮

LSTC組合員：産業技術総合研究所、東京大学

再委託先：キュリアス株式会社、ナノブリッジ・セミコンダクター株式会社、ミラクシア エッジテクノロジー株式会社、富山県立大学、信州大学