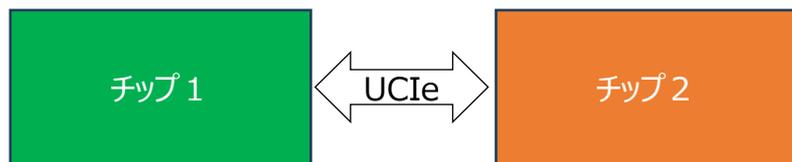


# 先端半導体技術を活用した画像処理SoC技術開発

<b>実施者</b>	日本シノプシス合同会社、 キヤノン株式会社
<b>概要</b>	<p>ポスト5G時代を迎え、IoT、自動運転、スマートシティ、遠隔医療などの分野ではデジタル化とAI化が急速に進んでいる。これに伴い扱う情報量が増大し、特に多くのユースケースで必要なエッジ端末での画像処理は、その情報量の大きさと処理の複雑さから、今後のデジタル技術基盤で極めて重要な要素となっている。</p> <p>本事業では、最先端の半導体製造技術とパッケージング技術を活用し、次世代画像処理向け半導体を開発することで、電力効率と高性能を両立するソリューションの実現を目指す。</p> <p>具体的には、国内で開発が進む2nm世代プロセス技術に、複数チップを高密度統合できるチップレット技術を組み合わせ、従来の単一チップでは困難だった高性能・低消費電力を両立する画像処理SoCの設計技術を開発するものである。</p> <p>これにより、エッジ端末のリアルタイム画像処理やAI処理を高度化しつつ、小型化の要求にも応える次世代画像処理プラットフォームの技術開発に取り組む。</p>

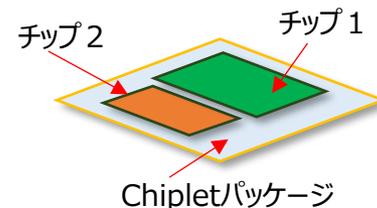
**開発内容 1 2nm プロセスを用いたチップ設計及び試作**  
**開発内容 2 2nm以外のプロセスを用いたチップの設計及び試作**

本事業では、半導体プロセスを使い分けて2つのチップを開発し、電力効率と演算性能の両立を図る。  
 チップ1にはRapidus 2nmGAAプロセスを活用し、チップ間通信にはUCIeを使用する。



**開発内容 3 Chiplet構造でパッケージングする設計及び試作**  
 （委託先 Rapidus株式会社）

本事業ではチップ1とチップ2をChiplet構造で1パッケージ化する技術を開発する。



**開発内容 4 評価装置及び評価用ソフトウェアの設計と、それらを用いた低電力効果の評価**

本事業では、Chiplet化したSoCの性能及び電力効率を評価するため、下記の項目を開発する。

- ・SoC評価装置
- ・SoC評価用ソフトウェア