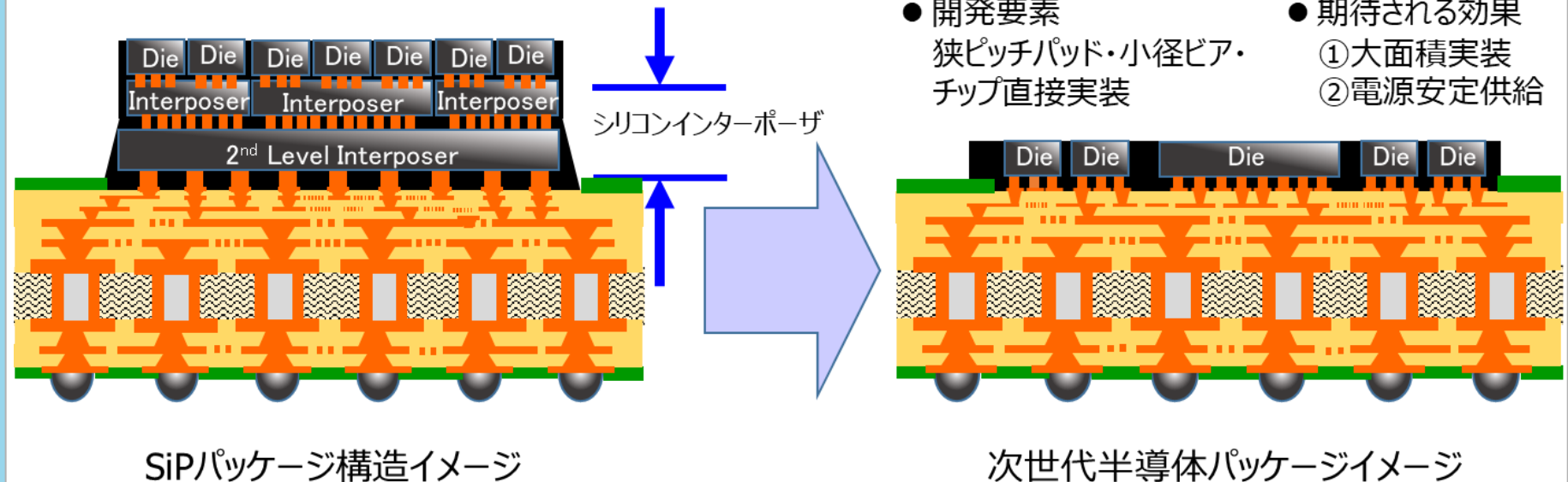


(1) 実施者：新光電気工業株式会社

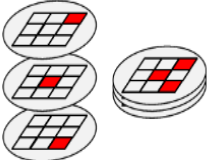
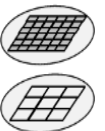
- 事業テーマ：次世代半導体パッケージ開発
- 概要：シリコンインターポーザの大型化と半導体チップへのパワー供給不足という現状のSiP(System in a Package)の課題を解決するために、狭ピッチパッドのチップを直接実装しシリコンインターポーザを不要として、大面積実装とチップへの電源安定供給を実現する半導体パッケージを開発する。

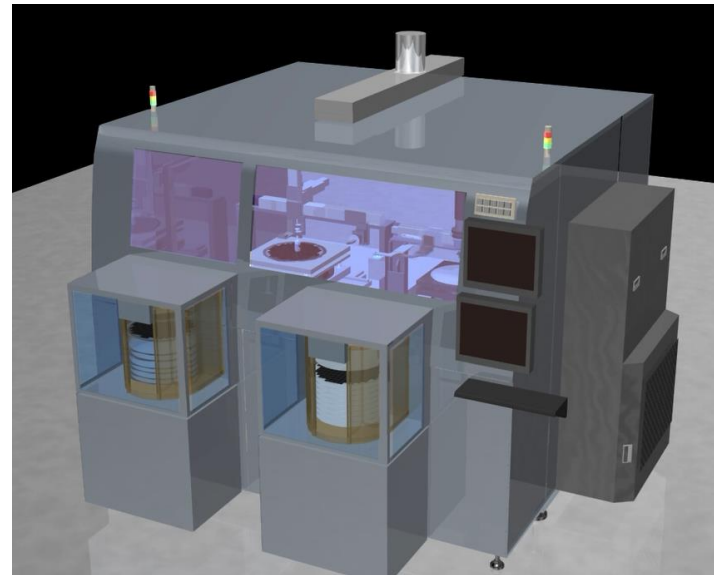


(2) 実施者：東レエンジニアリング株式会社

(共同研究先) 東北大学、横浜国立大学、筑波大学

- 事業テーマ：ハイブリッド接合技術開発
- 概要：メモリ、ロジック、パワーデバイス、光デバイス等、様々なデバイスを高度に並行運用可能な「3D異種融合(ヘテロ)デバイス」を実現すべく、はんだを使用しないハイブリッド接合で、ウェハに個片のチップを接合する技術の開発を行う。

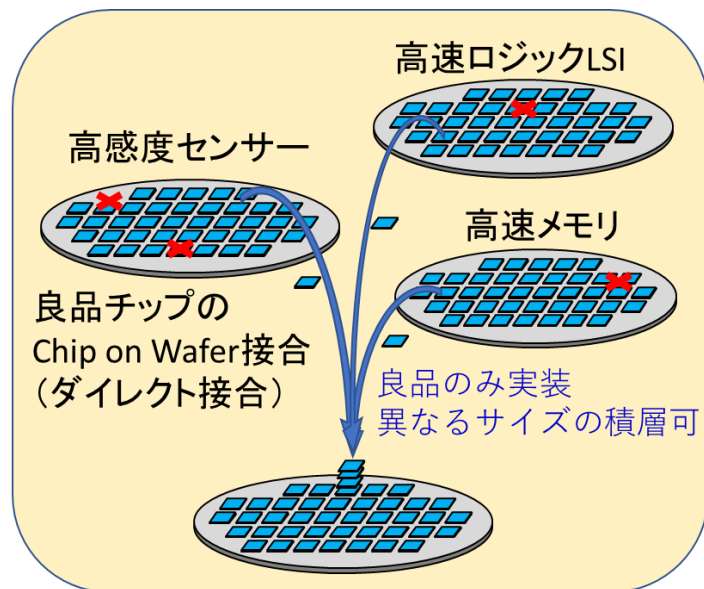
	W2W(Wafer to Wafer)	D2W(Die to Wafer)
歩留まり	 積層数が増えると不良ポイントが累積されて歩留まり低下	 良品だけを 選択して実装可能
異サイズチップ実装	 異サイズチップの接合ができない	 様々なサイズのチップの接合が可能



(3) 実施者：ヤマハロボティクスホールディングス株式会社

(委託先) 株式会社新川 (共同研究先) 産業技術総合研究所、東京理科大学

- 事業テーマ：ポスト5G向けチップオンウェハダイレクト接合3D積層統合技術開発
- 概要：非常に薄いチップを含む複数の半導体チップを、高い生産性と高歩留まりで集積化する、環境配慮型チップオンウェハダイレクト接合技術の開発を行う。



(4) 実施者：東レエンジニアリング株式会社

- 事業テーマ：先端半導体実装のためのレーザー転写技術の開発
- 概要： マイクロLEDなどで小型チップの実装に使用されているレーザー転写技術を応用し、従来技術ではハンドリングが困難な、先端半導体の三次元実装に使用される大型で薄いチップを、低コストかつ高スループットで転写する技術を開発する。

