

研究開発事業に係る事前評価書

事業名	チップレット設計基盤構築に向けた技術開発事業	
担当部署	経済産業省商務情報政策局 情報産業課 (国研) 新エネルギー・産業技術総合開発機構 (NEDO) IoT 推進部	
事業期間	2023 年度～2027 年度 (5 年間)	
概算要求額	2023 年度 2,500 (百万円)	
会計区分	☒ 一般会計 / ☐ エネルギー対策特別会計	
実施形態	経産省 (交付金) → NEDO (委託、助成 2/3 または 1/2) → 事業者	
類型	☐ 複数課題プログラム / ☒ 研究開発プロジェクト / ☐ 研究資金制度	
事業目的	IoT 社会の到来により産業ロボット分野などにおいても AI 技術の拡大で計算需要が益々増大しており、それに伴い使用される半導体チップの設計コスト、製造コストの増大抑制のため、最適なプロセスノードで作成された IP (半導体集積回路を構成する回路情報) 群を活用するチップレット設計技術の基盤構築を行う。また、チップレットとして活用出来る IP の実用化開発を助成する。	
事業内容 (アキビティ)	チップレット設計基盤技術構築に向け、以下の取組を行う。チップレット設計基盤技術開発に際しては、独自仕様の研究開発だけではなく、チップレットに関する業界団体の活動の最新動向を継続的に調査すると共に、必要な仕様を取り込むなど、国際動向に連動した研究開発を実施する。 (研究開発項目①) チップレット型カスタム SoC 基盤設計技術開発 <委託> チップレット型カスタム SoC (System on Chip) の共通課題となる高効率チップレットアーキテクチャ、回路、実装等の基盤技術やその設計手法を中心とする技術開発、およびチップレットを開発し、実証実験により開発した技術の有効性を確認する。チップレット開発においては、研究開発項目②の実施者および協力者と連携して実施する。 (研究開発項目②) AI 半導体などのチップレット技術開発 <助成> チップレット型カスタム SoC のターゲットとなる、産業ロボット、スマートファクトリー、医療・ヘルスケア等に用いる AI 半導体などのチップレット向け IP について、アプリケーションを見据えて開発する。	
研究開発目標 (アウトプット目標) の指標 研究開発目標 (アウトプット目標)		
研究開発項目①：チップレット型カスタム SoC 基盤設計技術開発 <委託>		
中間目標 (2025 年度)	本事業で開発した基盤技術を活用したチップレット開発件数。詳細は有識者の意見を参考に基本計画時に策定する。	4 件以上 (累計)
最終目標 (2027 年度)	本事業で開発した基盤技術を活用したチップレット開発件数。詳細は有識者の意見を参考に基本計画時に策定する。	8 件以上 (累計)
研究開発項目②：AI 半導体などのチップレット技術開発 <助成>		
中間目標	チップレット型カスタム SoC のターゲット	AI アクセラレータ等の設計・検証を行い、

(1年目)	となる AI アクセラレータ等の開発	FPGA 実装や試作が可能な段階まで到達させる。
最終目標 (2年目)	チップレット型カスタム SoC のターゲットとなる AI アクセラレータ等の開発	設計した AI 向けアクセラレータ等を実装した FPGA や試作チップなどで評価を行い、目標仕様を確認し、その有効性を実証する。
研究開発成果（アウトプット）の受け手		
チップレット設計基盤活用可能領域における企業等		
アウトカム指標		アウトカム目標
2032 年度	開発した技術の実用化率	30%以上
外部専門家		
吉瀬 謙二 東京工業大学 情報理工学院 教授 関谷 毅 大阪大学 産業科学研究所 教授 美添 一樹 九州大学 情報基盤研究開発センター 教授		
総合評価コメント		
吉瀬氏	【肯定的意見】 ・半導体の微細化が困難になりつつある中、チップレットを活用する半導体設計技術の確立は重点的に進めるべき項目である。 ・リコンフィギュラブルシステムである FPGA を搭載するチップレットを活用することで TAT の短縮が期待できる。 ・研究開発項目②の事業者との連携により、研究開発項目①に対して広い分野の実証実験によるフィードバックが得られる仕組みになっている。 【問題点・改善すべき点】 ・本事業では、チップレットインターフェース設計技術開発が特に重要な項目である。UCIe (Universal Chiplet Interconnect Express) 等の世界の技術動向を踏まえながら、迅速に仕様策定と技術開発を進めるように十分な配慮が必要である。	
関谷氏	【肯定的意見】 デジタル技術が急速に普及する中で、多種多様な半導体デバイスが生み出され、社会の安全安心や利便性、さらにはインフラを支えている。その中で、今後求められる AI 技術の中核は論理演算であり、半導体デバイスにはさらに広範囲な性能が求められている。論理演算する半導体デバイスの代表は、ASIC と FPGA であるが、広範な産業ニーズを満たすための新機軸として「チップレット技術」は重要である。ここでは、「チップレット」をより広義にとらえ、必要な性能のダイナミックレンジを満たすための多様性、汎用性あるチップ実装技術、インターフェース技術を包含した統合的チップレットとし、国際的動向と連動した産学を中心とした研究開発によりデジタル技術をけん引していただきたい。 【問題点・改善すべき点】 プロセスとチップテストを含めてのトータルコストを考えると、平面（モノリシック）でのチップ作製に強みがある可能性も指摘されている。これまでの System-in-Packaging	

	(SiP) などの課題 (Known Good Die(KGD)問題) などを改めて分析し、そこに立脚した提案に期待したい。例えば、高性能半導体デバイスにターゲットを絞ることや、我が国が強みを有するマテリアル、パワー半導体など新たな視点を連動させることを期待する。とりわけ産業界の具体的ニーズをとらえ、ターゲットを明確にしておくことは重要である。(例えばバイオ分野における AI 技術には、膨大なデータ、高性能処理、多品種処理が同時に求められており、これらのニーズに即した研究開発など)
美添氏	【肯定的意見】 データ駆動科学の応用範囲はまだ広がりつつあり、アプリケーションに特化したアクセラレータの需要は今後も増加すると思われる。これに柔軟に対応可能な技術であるチップレットの重要性は疑いない。現状では世界的にも規格化が始まった段階であり、ここへ投資することで技術の養成及び人材育成を行うには良いタイミングであると思われる。特にチップレットの場合には微細化が進んだ高コストなプロセスノードが必ずしも必要ではなく、日本国内の技術も有効である。計画通り目的が達成されれば計画で予想されている以上の利益を生むことも十分考えられる。 【問題点・改善すべき点】 世界的に見れば大手 10 企業が UCle という団体を組織して規格の策定を開始しており、この規格との関係を明確にする必要がある。計画の中のチップレット実装手法開発について UCle に合わせるのかどうか早期に決めるべきであり、またその他の標準 SoC や AI 半導体部分についてはどのようなものを作成するのか慎重に検討する必要がある。特に後者については、単純に安価なプロセスノードを用いるなどの方法では差別化が難しく、チップレット IP の提供方法やそもそも何を開発するのかについて工夫が必要である。
問題点・改善すべき点に対する見解・対処方針	
世界標準となり得る UCle (2022 年 3 月に業界を代表する 10 社で設立された業界団体、「チップレット」と呼ばれる半導体のダイ上のモジュールを相互接続するための標準仕様の策定を推進) の活動の最新動向を継続的に調査し、UCle で策定されたチップレット実装に必要な半導体ダイ間の相互接続のための仕様等を取り込むことで、国際動向に連動した研究開発を実施する。また、トータルコストに関わる複数の半導体ダイ接続時の問題等を踏まえた取り組みや、ターゲット分野の絞り込み、標準 SoC や AI 半導体などの開発内容等は、有識者の意見を参考にし、基本計画や実施方針に反映する。	

チップレット設計基盤構築に向けた技術開発事業

商務情報政策局情報産業課

令和5年度概算要求額 **25.0 億円** (**新規**)

事業の内容

事業目的

デジタル化の進展に伴う情報量の急増により効率的な情報処理が求められており、クラウドデータセンターに加え、端末側でも分散して情報処理を行うエッジコンピューティングの開発が進んでいます。高度なエッジコンピューティングには、AIも含めた半導体の高性能化に加え、多数の端末で用いられるため低コスト化も必要です。性能とコストの両立には、集積回路を構成するCPUやGPU等の要素をパーツ毎に最適な微細度で設計し、高性能動作が可能な配置で3次元実装するチップレット技術が重要です。本事業では、チップレット技術の実用化に向けた設計基盤技術とエッジコンピューティングで用いるAI半導体を開発します。

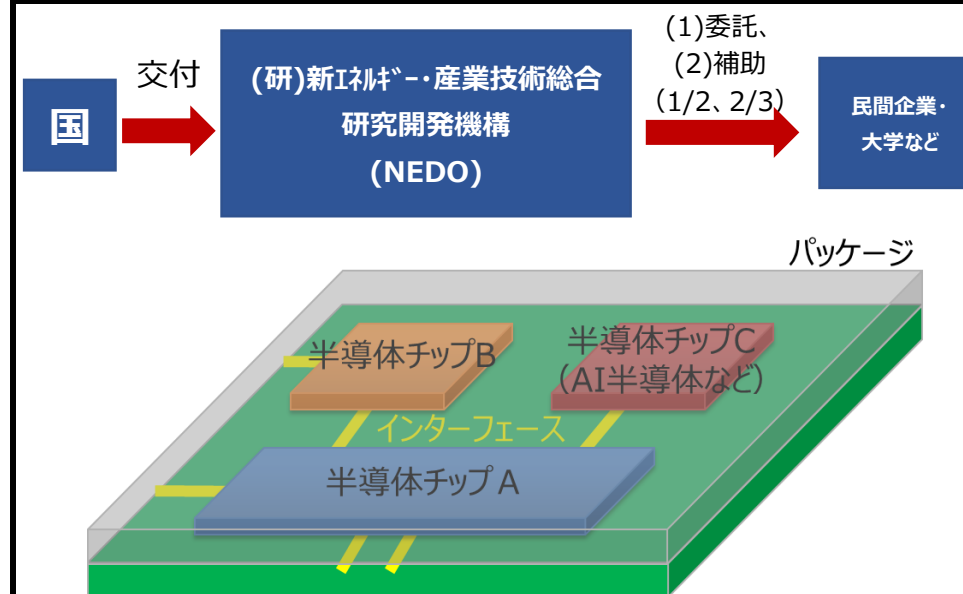
事業概要

本事業では、以下の取組を行います。

- (1) チップレット型カスタムSoC(※)基盤設計技術開発
エッジコンピューティング向けチップレット型カスタムSoCの共通課題となる高効率アーキテクチャ、回路の設計及び実装基盤技術を開発します。
- (2) AI半導体チップなどの技術開発
(1) で開発するチップレット型カスタムSoC基盤にも搭載可能なAI半導体チップの開発を支援します。

※System on a Chip : 1つのチップ上に、CPUやGPU等の要素を集積して特定の機能を実現する半導体チップ。

事業スキーム（対象者、対象行為、補助率等）



成果目標

令和5年度から令和9年度までの5年間の事業であり、事業終了後5年後（令和14年度）に開発した技術の実用化率30%以上を目指します。