

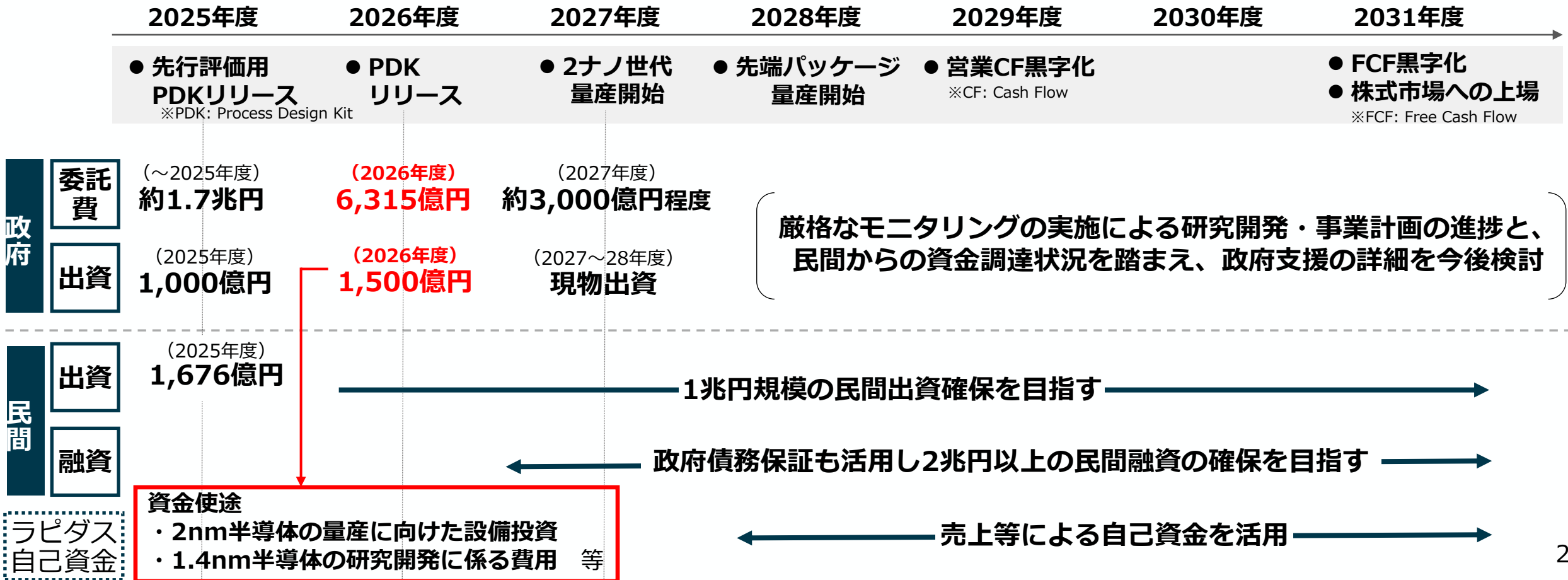
# 第9回 次世代半導体等小委員会

2026年6月

商務情報政策局

# ラピダスへの追加支援

- ラピダスの技術開発に関して外部有識者による審査を実施した結果、**前工程・後工程共に進捗が十分に評価**されたため、次年度の計画と追加予算**6,315億円（前工程：5141億円、後工程：1,174億円）**を承認。
- また、政府は、2026年度にIPAを通じてラピダスに1,500億円を出資する方針であったところ、今年度予算が成立したことを踏まえ、6月5日(金)に政府(IPA)が1,500億円の出資を実行したことを公表。



# 日米連携に基づく2nm世代半導体の集積化技術と短TAT製造技術の研究開発

## 提案機関

Rapidus株式会社

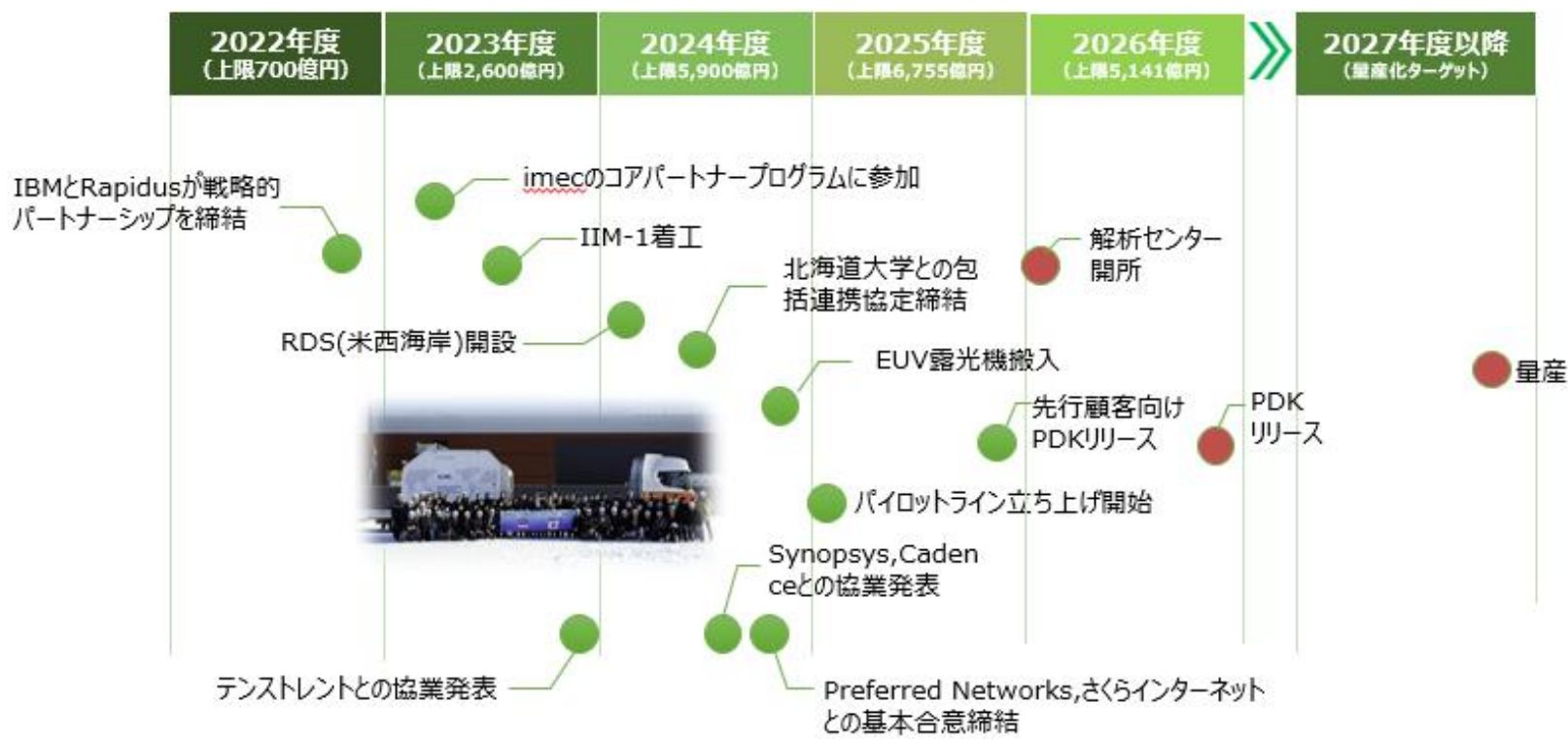
(再委託先：株式会社ジェイ・イー・ティ、大日本印刷株式会社、共同実施先：Rapidus US, LL)

## 概要

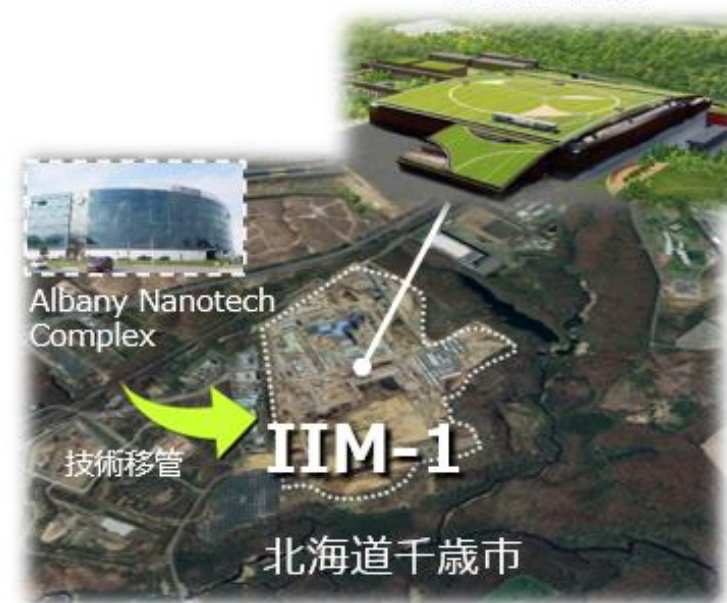
- 米国IBM社他と連携して2nm世代のロジック半導体の技術開発を行い、国内短TATパイロットラインの構築と、テストチップによる実証を行っていく。
- ペルギーimecとも連携し、EUV露光技術を用いた2nm世代パターンング技術の開発等を行う。
- 研究期間終了後は、その成果をもとに先端ロジックファウンドリとして事業化を目指す。

## <2026年度開発内容>

- 2nm世代のロジック半導体の量産技術開発を進め、顧客の設計に必要なPDKのリリースを行う。
- これまでに開発した短TAT生産システムに必要な装置、搬送システム、生産管理システムをパイロットラインに実装し検証を行う。
- 千歳のパイロットラインにおいて、歩留まり向上の施策を進め欠陥密度の年度内目標を達成する。






## 完成構想図



# 2nm世代半導体のチップレットパッケージ設計・製造技術開発

提案機関	Rapidus株式会社 (共同実施先：Rapidus US, LLC、国立研究開発法人産業技術総合研究所、国立大学法人東京大学)
概要	本事業ではポスト5 G情報通信システムを支える高性能半導体に必要なチップレットパッケージ（2.xD, 3D）に関し、2nm世代の半導体を用いたパッケージの大型化及び低消費電力化を実現する実装量産技術、設計に必要なデザインキット、チップレットのテスト技術の確立を目的に、チップレットパッケージの設計・製造技術を開発する。

## ■ 開発内容

- ・開発① **2nm世代半導体を含む3次元（2.xD, 3D）パッケージ製造技術開発**  
 項目： **600mm角パネル**での有機絶縁膜RDLインターポーザ開発、**3Dパッケージ技術**、**量産化技術**の検証、**多層RDLインターポーザ**開発
- ・開発② **アプリケーション毎に最適な高効率/高性能チップレットパッケージの設計およびテスト技術開発**  
 項目： **顧客向けデザインキット（Assembly Design Kit）構築**、**KGD選別テストフロー**（ウエハレベル/ダイレベル）開発
- ・国際連携：  米IBM、  独Fraunhofer、  星A・STAR IME



# 解析センターとRCSの開所

## Rapidus、解析センターとRCSを開所

～開発環境をさらに充実し、2027年の最先端半導体量産へ着実につなげる～

UPDATE: 2026.04.11 お知らせ

Rapidus株式会社（本社：東京都千代田区麹町4丁目1番地、代表取締役社長兼CEO：小池淳義）は本日、解析センターとRCS（Rapidus Chiplet Solutions）の開所を発表しました。

解析センターは、北海道千歳市美々に所在するRapidusの半導体製造拠点IIM-1（Innovative Integration for Manufacturing）に隣接した施設であり、最先端ロジック半導体の開発に必要な物理解析、環境・化学分析、電気特性評価、信頼性評価が行なわれます。

建屋は最先端の電子顕微鏡の設置基準に対応しており、建築基準法の1.5倍の耐震性能を備えています。また、省エネ型空調を採用するなど、環境負荷低減にも配慮しています。

RCSは後工程研究開発拠点としてIIM-1近隣のセイコーエプソン株式会社千歳事業所内に2024年10月から設置を開始しました。クリーンルームの構築後、2025年4月から装置の導入を開始し、同年12月には600mm角RDLインターポーザパネルの試作品を製造するなど一部稼働を行っていましたが、この度の開所によって本格稼働いたします。

Rapidusは、今回の解析センターとRCSの開所によって開発環境のさらなる充実化を図り、2027年度後半からの最先端半導体量産へ着実につなげていきます。

この2施設の開所を記念し、本日開所式が開催されました。開所式では、赤澤亮正経済産業大臣、鈴木直道北海道知事、横田隆一千歳市長の列席を賜り、祝辞をいただいた後、北海道選出国會議員の皆様も加わり、リボンカットセレモニーが執り行われました。



2026年4月11日に開催した開所式、左から、岩本剛人参議院議員（自由民主党）、高橋はるみ参議院議員（自由民主党）、和田義明衆議院議員（自由民主党）、横田隆一千歳市長、鈴木直道北海道知事、赤澤亮正経産大臣、Rapidus東哲郎会長、Rapidus小池淳義代表取締役社長兼CEO、佐藤英道衆議院議員（中道改革連合）、山岡達丸衆議院議員（中道改革連合）、臼木秀剛衆議院議員（国民民主党）

# 開所式における赤澤大臣からの発言（抜粋、1 / 2）



開所式で挨拶をする赤澤経済産業大臣

（前略）半導体は、DX・GXの実現や経済安全保障の観点から極めて重要な戦略物資であります。そして危機管理投資、成長投資を通じた、強い経済の実現という高い、政府に掲げる目標、その肝はあらゆる産業分野における、AIトランスフォーメーションであり、その実現にはラピダスの皆様が開発をする、2ナノ世代の次世代半導体が不可欠です。こうした半導体について我が国が自ら生産をして、国富を生み、世界に貢献をしていくことには本当に大きな意義があります。

私自身大変関心の高いというか、最優先と言っているプロジェクトでありまして、一昨年12月、大臣就任からあまり間なくこの地を試察させていただきました。12人のサムライと呼ばれる、本プロジェクト、ラピダスプロジェクト創設にかかった社員の方々の熱い思いに触れて、感銘を受けると共にプロジェクトの意義について理解を深めました。（中略）

本日の中でも色々印象的だった話あるんですけど、今日も折井専務がおられますけど、私本当嬉しく、ちょっと鳥肌が立ったのですが、彼は「自分の人生でこんなにやりがいのあるチャレンジに挑める時が来るとは思わなかった」と言っておられた。

（中略）大変な、ある意味光が当たらない時代を経て、後工程が勝負を分けるそういう時代来たと、見るからにも血がたぎって、鳥肌を立ててやっておられるわけです。こういうサムライが育つてるところは必ず結果が出ると私は思っています。（中略）

# 開所式における赤澤大臣からの発言（抜粋、2 / 2）



開所式で挨拶をする赤澤経済産業大臣

ラピダス社の1つ1つの取り組みが世界でも類を見ないスピードで進捗している、これはもう小池社長はじめとする社員の皆様、東会長の志・情熱もすごいですし、関係者の皆様の高い志と情熱を持って、本プロジェクトに挑戦し続けていただいている結果であると、心から敬意を払います。本当にありがたいことだと思っています。（中略）

ラピダス・プロジェクトは、政府が進める成長投資の要となるものであり、国益のために必ず成功させなければならない国家プロジェクトです。（中略）。豊かな日本をきちんとこれからも続けていくために、絶対に必要なものだと思っています。経済産業省としても引き続きラピダスの皆様とのより一層均一な連携のもとでスピード感を持って取り組んでいく覚悟でございます。そのうえで、本プロジェクトの成功、そして我が国の半導体産業の復興には、引き続き皆様のお力が欠かせません。日本の半導体産業の復興に向けた熱い思いとともに、皆様が誇りを持って、このプロジェクトに取り組んでいただけることを心から期待をし、私からの挨拶といたします。

# 直近の主要な動向(競合) 1/2

- TSMCが2029年までのテクノロジーロードマップを発表し、2nm世代及び1.4nm世代の派生ノードの計画を公表(2026年4月)

## N2の派生ノードとして 性能改良版となるN2Uを発表

- N2Uは2nm世代で性能・電力・密度の改善をDTCO (設計技術共同最適化) により実現する派生ノードとして発表
- AI・HPC・モバイル向けを対象とし、N2P IPとの設計互換性を確保
- 2028年の量産開始を予定

N2U PPA (vs. N2P)		
Speed Improvement at Same Power	Power Reduction at Same Speed	Logic Density
3~4%	8~10%	1.02~1.03X

[N2UとN2PのPPA (Power, Performance, Area) 比較]

## A14の派生ノードとして 面積縮小版となるA13を発表

- A13はA14のチップ面積を約6%削減した直接収縮版 (direct shrink) と位置づけ
- A14との完全な設計互換性を維持することで、顧客が既存設計資産を活用したまま移行できると表明

## A14の派生ノードとして BSPDN搭載版となるA12を発表

- A14をベースにTSMC独自のBSPDN (裏面電源供給技術) 「Super Power Rail」 を採用した派生ノードと位置づけ
- AI・HPC用途を主対象とし、2029年の量産開始を予定



[A14とA13のチップ面積比較]

# 直近の主要な動向(競合) 2/2

- TeslaによるTerafab構想が発表され、Intelが参画を表明したことで実現可能性への注目が高まっている(2026年3~4月)

## Elon MuskはTesla・SpaceX・xAIの自社半導体需要に対応するため「Terafab」構想を発表(26年3月)

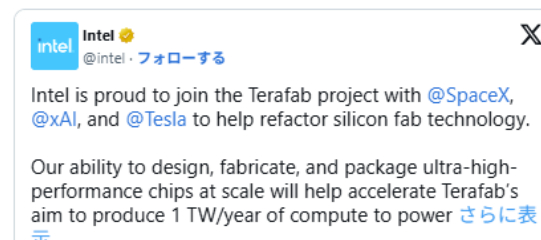
- 米テキサス州オースティンにロジック・メモリ・先端パッケージを一貫して製造する工場の建設を発表
- 自社用途として、Optimusなどのヒューマノイドロボット・自動車・SpaceXの宇宙データセンター向けAIチップの製造を想定
- 年間1TW超の計算能力の生産を目標として掲げている



出典: [Elon Musk on X: SpaceX files for \\$55 billion semiconductor fab in rural Texas for Musk's Terafab — total chipmaking fab investment could reach \\$119 billion | Tom's Hardware](https://t.co/2vUmXn0YhH); [Intel on X: "Intel is proud to join the Terafab project with @SpaceX, @xAI, and @Tesla to help refactor silicon fab technology. Our ability to design, fabricate, and package ultra-high-performance chips at scale will help accelerate Terafab's aim to produce 1 TW/year of compute to power さらに表示"](https://t.co/2vUmXn0YhH)

## IntelはTerafabへの参画を公表し、技術力の提供を通じ計画を支援する方針を表明(26年4月)

- Intelは26年4月、Terafabプロジェクトへ参画し、設計・製造・先端パッケージの知見を提供する姿勢を表明
- Teslaの26年4月第1四半期決算説明会において、Elon MuskはTerafabで製造するAIチップにIntelの14Aプロセスを使用する計画を示唆



# 直近の主要な動向(顧客) 1/3

- AI ASICの需要拡大を背景に、Googleは供給契約の拡大とJV設立による新たな提供体制の構築を進めている (2026年4~5月)

## GoogleはAnthropicへのAI ASIC (TPU<sup>1</sup>) 供給契約を更に拡大し、追加の投資も発表 (26年4月)

- Anthropicは25年10月に最大100万基・1GW超規模の利用契約をGoogleと締結したことに続き、2027年以降向けにさらに約3.5GWのTPU容量を追加確保する計画を締結
- なお、GoogleはAnthropicのAIインフラ拡大を支援する目的でAnthropicへの最大400億ドルの投資を発表



## GoogleはBlackstoneとのJV設立を通じ、Google Cloud以外でのTPU提供の体制構築を開始 (26年5月)

- GoogleはBlackstoneと共同で、TPU搭載のデータセンターを建設・運営するJVを米国にて設立
- Googleは同社にTPUおよび関連ソフトウェアを提供する
- 2027年中に0.5GW規模のデータセンター容量の稼働を予定



1. TPUとはTensor Processing Unitの略で、Googleが開発したAI処理特化型チップのこと

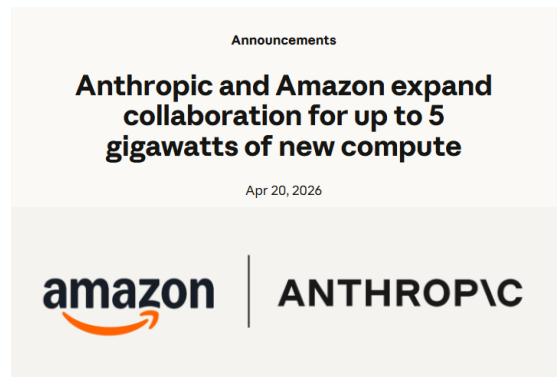
出典: [Anthropic expands partnership with Google and Broadcom for multiple gigawatts of next-generation compute](#) ¥ Anthropic, [Anthropic Expands Use of Google Cloud and TPUs - Apr 6, 2026](#), [Broadcom to develop Google TPUs until 2031](#); [Anthropic signs deal with both companies for 3.5GW of TPUs – DCD](#); [Broadcom to develop Google TPUs until 2031](#); [Anthropic signs deal with both companies for 3.5GW of TPUs – DCD](#); [Blackstone Announces Joint Venture with Google to Create New TPU Cloud – Blackstone](#); [Google and Blackstone launch \\$25 billion AI cloud venture | Prism News](#)

# 直近の主要な動向(顧客) 2/3

- その他ハイパースケーラーによるAI ASICの長期調達契約の締結も相次いでいる (2026年4月)

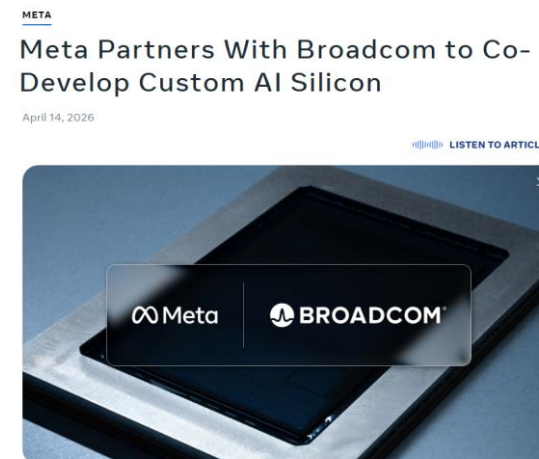
## AnthropicはAWSとの既存パートナーシップを拡大し、最大5GWのTrainium<sup>1</sup>の計算容量を確保 (26年4月)

- Anthropicは、Claude向けに最大5GWの計算容量を確保する新契約をAWSと締結
- AnthropicはAWSのクラウド・チップを含む関連技術へ今後10年間で1,000億ドル超を投じる計画を表明
- AWSはAnthropicへ最大250億ドルの投資を発表し、うち50億ドルはすでに実行済み



## MetaはBroadcomとのMTIA<sup>2</sup>共同開発関係を、2029年まで複数世代にわたる長期供給契約へ拡大 (26年4月)

- MetaはBroadcomと共同開発してきたカスタムASICであるMTIAの供給契約を2029年まで延長することで合意
- 初回コミットメントは1GW超で、次世代MTIAの複数世代 (MTIA 300・400・450・500) を順次展開予定と見られる



1. TrainiumはAWSが開発したAI学習・推論向けカスタムチップのこと 2. MTIAはMeta Training and Inference Acceleratorの略で、Metaの学習・推論向けアクセラレータ  
出典:[Anthropic and Amazon expand collaboration for up to 5 gigawatts of new compute](#) ¥ Anthropic; [Amazon announces \\$5B Anthropic investment, up to \\$20B more](#); [Broadcom Announces Extended Partnership with Meta to Deploy Technology to Support Multi-Gigawatts of Meta's Custom Silicon, MTIA | Broadcom Inc.](#); [Meta-Broadcom MTIA Deal: 1GW of 2nm Custom AI Silicon | Nerd Level Tech](#)

# 直近の主要な動向(顧客) 3/3

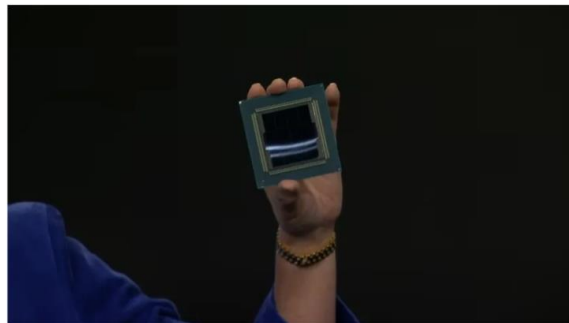
- CPU市場に新規参入するプレイヤーも登場する中、主カプレイヤーのAMDは2nm世代のCPUチップの量産を開始 (2026年5月)

## AMDは2nmプロセスを採用したCPUの量産立ち上げ開始を発表 (26年5月)

- AMDは、HPC<sup>1</sup>向けのCPUチップである第6世代EPYC<sup>2</sup>「Venice」が量産フェーズへ移行したと公表
- 同製品はTSMCの2nmプロセス (N2) を採用した、「業界初の2nm HPC<sup>1</sup>向け量産チップ」と位置づけ

AMD begins production ramp of 256-core EPYC Venice — first 2nm HPC chip claims 70% performance leap

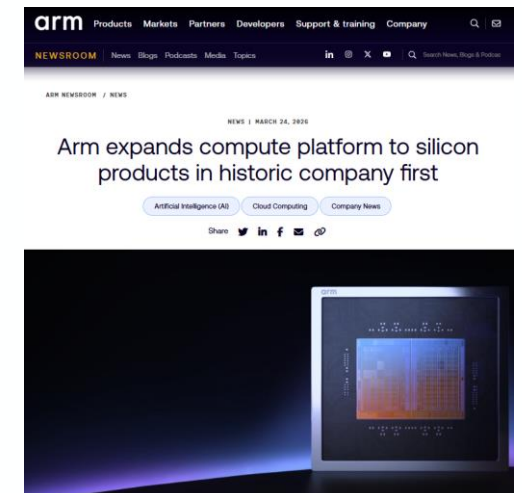
News By Luke James published May 21, 2026



(Image credit: AMD)

## 参考: NVIDIA・Armが自社初となるCPU製品を発表 (26年3月)

- NVIDIAは26年3月、エージェント型AI向けに単体販売するCPU「Vera」を発表
- Armは2026年3月、TSMCの3nmプロセスを採用したCPU「AGI CPU」の量産を発表

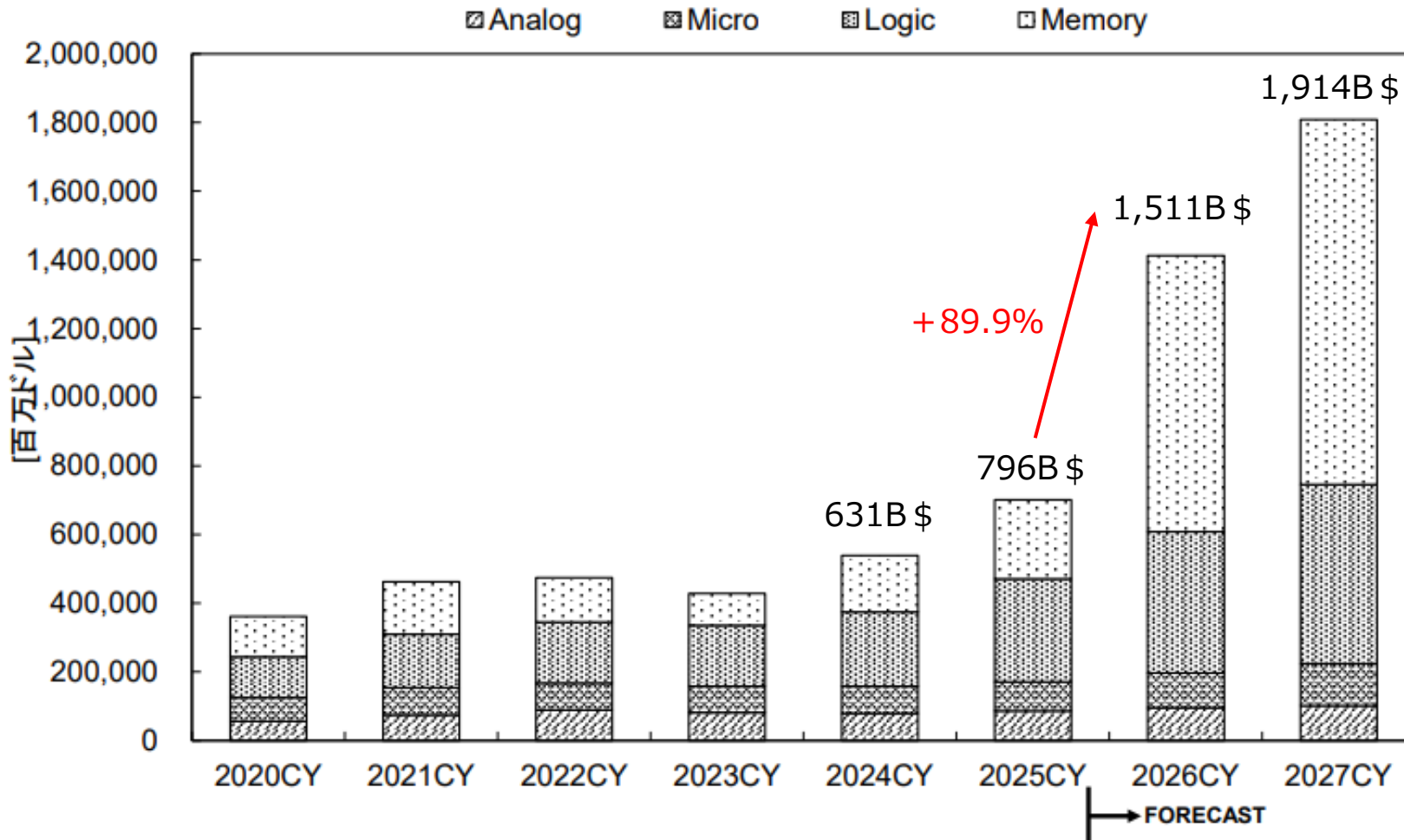


1. HPCとは、High Performance Computingの略でAI等の大規模演算処理を指す 2. EPYCは、AMDのデータセンター・サーバー向けCPUブランドを指す

出典: [AMD Announces Production Ramp of Next-Generation AMD EPYC Processor “Venice” on TSMC 2nm Process Technology :: Advanced Micro Devices, Inc. \(AMD\)](#); [AMD begins production ramp of 256-core EPYC Venice — first 2nm HPC chip claims 70% performance leap | Tom's Hardware](#); [NVIDIA、エージェント型 AI 向けに設計された Vera CPU を発表 - NVIDIA | Japan Blog](#); [Nvidia Vera CPU enters full production, pitched at agentic AI workloads - DCDC](#); [Arm expands compute platform to silicon products in historic company first - Arm Newsroom](#)

# (参考) 2026年の半導体の世界市場規模予測

- WSTS (World Semiconductor Trade Statistics)が、2026年の半導体の世界市場規模が1,5兆ドルに上る(前年比+約90%)との予測を発表(2026年5月)
- 主要因としては、特にAIサーバー向けのメモリとGPUを含むロジックの高成長が見込まれている



## 急成長の要因：

- 引き続き大手IT企業による積極的なデータセンター投資の見込み
- 特に**AIサーバー向けのメモリやGPUを含むロジックの高成長**を予測
  - メモリは**前年比+250%**、ロジックで**+37%**を見込む
- 汎用サーバーもアップグレードサイクルにあり、MPUの成長に貢献と予測

※結果的に2026年の市場規模予測は、2025年末の予測から5300億ドル以上の大幅な上方修正となった

Source

[https://www.wsts.org/esraCMS/extension/media/f/WST/7618/WSTS\\_FC-Release-2026-May.pdf](https://www.wsts.org/esraCMS/extension/media/f/WST/7618/WSTS_FC-Release-2026-May.pdf)

図： <https://www.jeita.or.jp/japanese/stat/wsts/docs/20260602WSTS.pdf>